

PCT/KR 2004 / 0 0 1 8 1 4

RO/KR 22.07.2004



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2004-0053959
Application Number

출원 년 월 일 : 2004년 07월 12일
Date of Application JUL 12, 2004

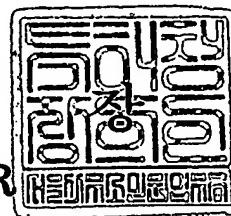
출원인 : 쌍신전자통신주식회사 외 2명
Applicant(s) SANGSHIN ELECOM CO.,LTD., et al.



2004 년 07 월 19 일

특 허 청

COMMISSIONER



PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

3-11-2004 COPY

【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2004.07.12
【국제특허분류】	H03H
【발명의 명칭】	실리콘 체적탄성파 소자 및 그 제조방법
【발명의 영문명칭】	Silicon Film Bulk Acoustic Wave Device and Process of The Same
【출원인】	
【명칭】	쌍신전자통신 주식회사
【출원인코드】	1-1995-012145-1
【출원인】	
【성명】	김형준
【출원인코드】	4-1995-080140-9
【출원인】	
【성명】	이재빈
【출원인코드】	4-2001-031283-6
【대리인】	
【성명】	조현동
【대리인코드】	9-2003-000206-7
【포괄위임등록번호】	2004-036686-6
【포괄위임등록번호】	2004-038069-6
【포괄위임등록번호】	2004-038073-1
【대리인】	
【성명】	장재용
【대리인코드】	9-2003-000292-7
【포괄위임등록번호】	2004-036687-3
【포괄위임등록번호】	2004-038070-9
【포괄위임등록번호】	2004-038074-8

【대리인】

【성명】 진천웅
 【대리인코드】 9-1998-000533-6
 【포괄위임등록번호】 2004-036684-1
 【포괄위임등록번호】 2004-038067-1
 【포괄위임등록번호】 2004-038071-6

【대리인】

【성명】 박창남
 【대리인코드】 9-2001-000437-2
 【포괄위임등록번호】 2004-036685-9
 【포괄위임등록번호】 2004-038068-9
 【포괄위임등록번호】 2004-038072-3

【발명자】

【성명】 김형준
 【출원인코드】 4-1995-080140-9

【발명자】

【성명】 이재빈
 【출원인코드】 4-2001-031283-6

【발명자】

【성명의 국문표기】 김흥래
 【성명의 영문표기】 KIM,Heung Rae
 【주민등록번호】 700515-1345715
 【우편번호】 361-302
 【주소】 충청북도 청주시 흥덕구 봉명2동 239-19 쌍신사원아파트 201호
 【국적】 KR

【발명자】

【성명의 국문표기】 여기봉
 【성명의 영문표기】 YE0,Ki Bong
 【주민등록번호】 721123-1903811
 【우편번호】 361-302
 【주소】 충청북도 청주시 흥덕구 봉명2동 239-19 쌍신사원아파트 105호
 【국적】 KR

【발명자】**【성명의 국문표기】**

이영수

【성명의 영문표기】

LEE, Young Soo

【주민등록번호】

751122-1453138

【우편번호】

314-825

【주소】

충청남도 공주시 정안면 화봉2리 402

【국적】

KR

【우선권주장】**【출원국명】**

KR

【출원종류】

특허

【출원번호】

10-2003-0049728

【출원일자】

2003.07.21

【증명서류】

미첨부

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

조현동 (인) 대리인

장재용 (인) 대리인

진천웅 (인) 대리인

박창남 (인)

【수수료】**【기본출원료】**

20 면 38,000 원

【가산출원료】

55 면 0 원

【우선권주장료】

1 건 20,000 원

【심사청구료】

16 항 621,000 원

【합계】

679,000 원

【감면사유】

중소기업

【감면후 수수료】

349,500 원

【첨부서류】

1. 중소기업기본법시행령 제2조에 의한 중소기업에 해당함을 증명하는 서류[사업자등록증 사본]_1통 2. 중소기업기본법시행령 제2조에 의한 중소기업에 해당함을 증명하는 서류[원천징수이행상황 신고서 사본]_1통

【요약서】**【요약】**

본 발명은 실리콘 체적탄성파 소자 및 그 제조방법에 관한 것으로서, 실리콘 기판 또는 회생층의 부분적 열산화공정을 이용하는 것에 의하여 CMP 공정을 생략하는 것이 가능하고 생산수율이 향상되며 압전박막의 c-축 우선배향성이 우수하여 음향학적으로 우수한 특성을 갖는 체적탄성파 소자 및 그 제조방법에 관한 것이다. 보다 상세하게는 기판과의 사이에 빈 공간을 형성하도록 기판 위에 형성된 회생층이 제거된 음향학적 반사층과, 상기 회생층 위에 음향학적 반사층을 형성할 공진영역을 구별하는 패턴으로 형성된 산화방지막 또는 식각보호막과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 회생층을 부분적으로 열산화시켜 형성되는 열산화막과, 상기 열산화막 위에 하부전극, 압전박막 및 상부전극을 포함하는 체적탄성파 소자 및 그 제조방법에 관한 것이다.

【대표도】

도 1

【색인어】

체적탄성파소자, 열산화, 회생층, 절단공정, 다층전극

【명세서】

【발명의 명칭】

실리콘 체적탄성과 소자 및 그 제조방법{Silicon Film Bulk Acoustic Wave Device and Process of The Same}

【도면의 간단한 설명】

도 1은 본 발명에 따른 체적탄성과 소자의 일실시예를 나타내는 단면도이다.

도 2는 본 발명에 따른 체적탄성과 소자의 다른 실시예를 나타내는 단면도이다.

도 3은 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예를 나타내는 블록도이다.

도 4는 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예에 있어서 절단단계를 나타내는 블록도이다.

도 5는 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예에 있어서 음향반사층형성 단계를 나타내는 블록도이다.

도 6은 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예에 음향반사층형성단계의 다른 예를 나타내는 블록도이다.

도 7은 본 발명에 따른 체적탄성과 소자 제조방법의 다른 실시예를 나타내는 블록도이다

도 8은 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예를 단면도로 나타내는 공정도이다.

도 9는 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예를 평면도로 나타내는 공정도이다.

도 10은 종래의 기관홈 형성후 회생층을 이용하는 표면마이크로머시닝방법 (Surface micromachining 1)에 따른 체적탄성과 소자를 나타내는 단면도이다.

도 11은 종래의 기관위 회생층 이용하는 표면마이크로머시닝방법(Surface micromachining 1)에 따른 체적탄성과 소자를 나타내는 단면도이다.

도 12는 본 발명에 따른 체적탄성과 소자의 또 다른 실시예를 나타내는 단면도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- 13> 본 발명은 실리콘 체적탄성과 소자 및 그 제조방법에 관한 것으로서, 보다 상세하게는 부분적 열산화공정을 이용하는 것에 의하여 CMP 공정을 생략하는 것이 가능하고 생산수율이 향상되며 압전박막의 c-축 우선배향성이 우수하여 음향학적으로 우수한 특성을 갖는 체적탄성과 소자 및 그 제조방법에 관한 것이다.
- 14> 최근 이동통신부품의 고주파수화, 고품질화, 초소형화 경향에 부합하는 차세대부품으로서 체적탄성과 소자(FBAR) 및 이를 이용한 대역통과필터, 듀플렉서 필터가 널리 연구 개발되고 있다.
- 15> 상기 체적탄성과 소자(FBAR; Film Bulk Acoustic Wave Device)는 압전재료의 압전/역압전 현상을 이용한 것으로 압전박막과 상하부전극의 단순한 구조로 형성되는 것이 가장 이상적인

형태(air-gap 형태)이며, 단순하면서 공진특성이 우수한 이상적인 형태(에어갭 형태)의 체적탄성과 소자를 제조하기 위한 방법이 여러가지 제안되고 있는데, MEMS공정으로 크게 후면식각을 이용하는 벌크마이크로머시닝(Bulk micromachining)과 기판홈 형성후 희생층을 이용하거나 기판위 희생층을 이용하는 두가지 방법에 의한 표면마이크로머시닝(Surface micromachining) 제조방법으로 나눌 수 있다. 이외에 브랙반사층(Bragg Reflector)을 이용하는 SMR(Solidly Mounted Resonator)방법과 저손실기판을 이용한 HBAR(High-overtone BAR)등의 소자제조방법이 있다. 주로 홈을 이용한 표면마이크로머시닝방법이 이용되고 있으며, 몇몇 업체를 중심으로 하여 SMR 소자도 연구진행중입니다. 표면마이크로머시닝방법중의 희생층형성 및 제거에 있어서도 세부적으로 여러가지의 특허가 존재합니다. 예를 들어서 ZnO 희생층 밖에 공진구조를 만들고 습식식각하는 방법, 희생층을 쌓고 그 위에 계단형으로 지지층을 형성한 후 공진구조를 만들고 희생층을 제거하는 방법, 교각구조를 이용한 공진기제조방법, 홈을 형성하고 그 속에 희생층을 형성하는 방법, 딥실리콘(Deep Si) 식각 장비를 이용하는 방법등 다수의 방법들이 존재합니다.

- 16> 상기한 표면마이크로머시닝공정을 이용한 종래 체적탄성과 소자의 제조방법은 주로 실리콘 기판에 수 μm 깊이의 홈(음향학적 반사층으로 기능하는 빈 공간)을 형성하고, 그 홈에 SiO₂ (BPSG, LTO; low temperature oxide), Poli-Si, ZnO 등의 희생층을 수 μm 의 두께로 증착한 다음, CMP(chemical mechanical polishing)공정을 이용하여 경면 연마하고, 그 위에 지지층/하부전극/압전박막/상부전극 구조의 체적탄성과 소자의 구조를 만드는 방법이다.
- 17> 상기에서 희생층의 경면 연마를 위해서는 반드시 2단계 이상의 CMP 공정을 필요로 하는데, 1차 CMP공정에서는 희생층과 식각방지영역 사이의 단차를 줄여 평탄화하고, 2차 CMP공정에서는 희생층을 경면 연마한다. 이는 CMP 공정 이후에 형성되는 체적탄성과 소자의 핵심부분인 압전

층의 c-축 우선배향성을 향상시켜 압전특성을 우수하게 발현시키기 위해서는 압전층 하부의 회생층 표면이 매우 평활해야 하기 때문이다.

- 18> 여기서 CMP(chemical-mechanical polishing)는 화학적인 반응과 기계적인 연마를 병행하여 기판이나 회생층을 평탄화 하는 공정을 말한다. 고정도 평면 정반위에 폴리셔를 붙이고, 그 위에 연마제와 화학작용을 할 수 있는 연마액이 혼합된 슬러리를 붓고, 정반을 회전시키면서 가공물을 회전하는 폴리셔와 마찰시킨다. 그러면 그 사이의 연마제와 연마액에 의하여 가공물은 기계적인 마찰에 의하여 연마되고, 화학적인 반응에 의해서 식각되며, 이 기계적이고 화학적인 작용들이 상호 상승작용을 일으켜 더욱 경면(거울면)에 가깝게 연마할 수 있는 것이다.
- 19> 종래의 CMP공정은 체적탄성파소자를 제조하는데 있어서 우선 기판을 식각하여 홈을 만들고 그 속에 회생층을 증착한후 CMP공정을 이용하여 기판표면을 전체적으로 평활하게 연마하는 과정을 말한다. 1차 CMP공정에서는 대략 거칠게 연마하는 공정이다. 아주 거칠게 대략 홈이 아닌 기판위에 증착된 회생층을 제거하여 홈속에 증착된 회생층 표면 높이와 기판면과의 높이를 전체적으로 비슷하게 평탄하게 하는 작업이다. 2차 CMP공정은 기판 홈속에 증착된 회생층부분을 평활하게 연마하는 것이다. 2차 CMP는 매우 중요한 공정으로 이를 통하여 홈속의 회생층 표면이 매우 평활해져야만 한다. 어떤 물질을 증착할 때, 그 근본이 되는 기판의 표면 상태에 따라서 증착되는 박막의 모든 특성이 영향을 받기 때문이다. 특히 압전체의 c-축 우선배향성은 매우 중요한 압전박막의 특성인데, 이 특성이 회생층의 표면거칠기에 직접영향을 받는다. 회생층표면이 평활할수록 압전체의 우선배향성이 우수하고 따라서 소자특성이 우수하게 되는 것이다.
- 20> 상기한 표면마이크로머시닝공정을 이용한 종래 체적탄성과 소자의 제조방법은 기판표면 일부에 홈을 만들고 그 속에 회생층을 증착한 후에, 2단계 CMP 공정에 의해 홈 이외의 회생층은 제

거되고 홈속에 채워진 회생층은 남아있어, 소자의 마지막공정에서 회생층은 제거되어야 할 부분이므로 '회생층' 이라 한다.

- 21> 일반적으로 기판 위에 박막을 증착한 경우, 단결정(에피택시), 다결정, 비정질이 있을 수 있다. 스퍼터 증착의 경우, 거시적으로 원자들이 1차원적인 정렬상태인 박막이 얻어지기 쉬운데 이를 에피택셜 성장, 혹은 우선배향성이라 한다. 일반적으로 결정의 방향을 임의의 원점으로 부터 앞쪽 방향을 a축, 그 오른쪽 방향을 b축, 그 위쪽 방향을 c축으로 설정하면, c-축 우선배향성이란 기판위에 AlN, ZnO 박막을 형성시키는 경우 두 재료의 c축이 기판면과 수직하게 배향되는 것을 말한다.
- 22> 본 발명에서 사용되는 압전재료의 c-축이 압전축(전기적 신호와 기계적 신호가 가장 크게 반응하는 축)에 해당한다. 체적탄성과 소자에서는 압전재료의 c-축 우선배향성이 좋아야만 압전체의 압전효과가 좋고 따라서 이를 이용하여 우수한 공진특성을 지닌 소자를 만들 수 있으므로 압전박막의 c-축 우선배향성은 매우 중요한 특성이라고 할 수 있다.
- 23> 그러면 여기에서는 체적탄성과 소자를 제조하기 위한 이 분야의 종래기술을 구체적으로 검토해 본다. 상기한 바와 같이 주로 표면마이크로머시닝(Surface micromachining)을 이용한 제조방법이 널리 사용되고 있는데 여기에는 기판홈 형성후 회생층을 이용하는 방법과 기판위 회생층을 이용하는 두가지 방법으로 나눌 수 있다.
- 24> 먼저, 기판홈 형성후 회생층을 이용하는 표면마이크로머시닝방법(Surface M/M 1)을 살펴보면, 도 10에 나타난 바와 같이 기판 표면에 홈을 수 μ m 정도로 형성한 후에 회생층을 이용하는 방법이다. 이 방법은 벌크마이크로머시닝에 비해 공정이 간단하고 양품수율이 높은 구조로 양산화가 가능하여 벌크마이크로머시닝방법을 대체하는 기술로 여겨진 적도 있었다. 그러나 이 방법

또한 2단계의 CMP 공정이 필요하고 CMP 공정시 디싱(Dishing)효과가 나타나며 격임부분에서 응력집중으로 마이크로크랙이 발생하는 문제점이 있다.

- <25> 상기한 Surface M/M 1에 의하는 경우 체적탄성파를 제조하기 위하여 기판흠을 형성하고 회생층 증착후 회생층과 기판 표면과의 평활을 위하여 CMP는 2단계로 진행되어야 한다. 1단계에서는 기판위 회생층 제거, 기판표면과 흠속 회생층표면과의 평활을 위하여 CMP의 속도를 높일 필요가 있다. 따라서 거칠은 연마를 하게 된다. 하지만 남겨진 회생층 표면이 거칠면 그 위에 압전박막을 증착할 경우 압전박막의 c-축 우선배향성이 나빠지게 된다. 따라서 그 이후 진행된 압전박막의 c-축 우선배향성을 위하여 남겨진 회생층 표면을 매끄럽게 할 필요가 있으므로, 2단계 CMP공정을 추가하여 남겨진 회생층 표면을 더욱 매끄럽게 처리하게 되는 것이다.
- <26> 그러나 회생층 표면을 더욱 매끄럽게 처리하기 위하여 2단계 CMP공정을 거치고 나면 디싱(Dishing)효과가 나타난다. 여기서 디싱효과란 기판과 회생층과 같이 재질이 다른 재료에서 발생을 한다. 기판보다 회생층이 더 약한 재질을 가진 물질이므로 동일한 연마 조건에서 기판보다는 회생층이 더욱 많이 연마가 되어, 기판표면에서 볼 때, 회생층이 더욱 많이 연마되어 움푹들어간 형상이 되는 것이다. 움푹패인 정도가 심해지면, 마이크로크랙발생가능성, 회생층 제거문제, 뒤에서 보는 스틱션(stiction) 문제들이 발생한다.
- <27> 또한 모든 기계적인 파괴는 미세 크랙에서부터 크랙이 전파되어 발생하게 된다. 따라서 크랙의 전파를 막는 것도 중요하지만, 근본적으로는 미세크랙이 발생되지 않게 하는 것이 중요하다. 미세크랙이 가장 빈번히 생성되는 장소는 박막의 응력이 집중될 수 있는 부분이다. 특히, 물리적으로 꺾이는 부분이나 경계부분들에서는 대부분 응력이 집중되므로 세심한 주의가 필요한 부분이다. 따라서 가능하면 꺾이는 부분보다는 곡선으로 처리해주는 것이 응력집중을 막고 마이크로 크랙의

생성과 전파를 막을 수 있다. 도 10에서는 기판이 남아 있는 부분과 회생층이 제거되어 공기층으로 되어 있는 부분이다. 그러므로 회생층 제거등의 공정시 그 경계면에서는 반드시 응력이 발생하게 되고 그러한 부분은 물리적으로 취약해지게 된다.

- <28> 다음으로, 기판위 회생층 이용하는 표면마이크로머시닝방법(Surface M/M 2)을 살펴보면, 도 11에 나타난 바와 같이 기판 표면위에 수 μ m 정도로 회생층을 증착하여 이용하는 방법이다. 이 방법은 기판홈 형성후 회생층을 이용하는 표면마이크로머시닝방법과 기판표면 근처에서 공정이 진행된다는 점은 동일하지만, 기판은 그대로 이용하고 그 위에 패턴된 회생층을 이용하여 소자를 제조했다는 점이 다르다. 이렇게 기판위에 회생층 패턴을 하는 경우 기판에 홈을 생성시킬 필요가 없어서 제조공정이 단축 되지만 하부전극이 기판에서 회생층 만큼의 높이에 있고, 상부전극은 하부전극으로부터 압전체 높이만큼 위에 있는 것처럼 기판 표면에서 전극이 높게 형성될 수록 공정이 어렵고 기생효과가 생기기 는 문제점이 있다. 즉, 전극이 꺾이는 부분은 회로적으로는 기생효과를 갖게 되며 물리적으로는 단락 위험이 있다. 금속의 증착시 평면과 측면이 동일한 두께로 증착되는 것이 아니고, 평면은 많이 증착되는 반면 측면은 조금만 증착되기 때문에, 측면이 전기적으로 연결되지 않아 단락될 수 있다. 그리고 Surface M/M 2 방법은 꺾임부분에서 응력집중으로 마이크로크랙이 발생하는 문제점이 있다. 특히, 꺾임부분이 하부전극과 상부전극 각각 두 곳에 있으므로 더욱 취약한 물리적 구조를 갖는다.

- <29> 또한 Surface M/M 2에 의하는 경우 회생층 제거시 스틱션(Stiction) 위험이

생긴다. 스틱션은 회생층 제거후 남겨진 박막과 기판부분이 맞붙어 버리는 것을 의미한다. 쉽게 예를 들면 물속에서 넓은 면적의 유리판 두장을 마주보게 하여도 그것은 분리되어 있지만, 물밖으로 나오면 유리판 두장이 표면장력, 모세관 작용으로 강력하게 붙어 버리게 되는데 이러한 것을 스틱션이라 할 수 있다. 종래의 표면마이크로머시닝방법들에서 회생층은 압전박막 아래 그리고 기판위에 존재하는 구조이기 때문에, 이러한 구조에서 회생층만을 제거하기 위해서는 회생층만을 녹여내는 식각용액속에 담구었다. 회생층이 제거되고 난후 식각용액에서 소자를 건져내면, 압전박막과 기판사이에 식각용액이 점차 제거되면서 압전박막과 기판이 붙어버리게 되는 것이 스틱션이다. 이러한 접착이 생기면 소자는 정상적인 동작을 할 수 없다. 스틱션 없이 회생층을 제거하는 공정이 체적탄성파 소자 제조에 있어서 가장 어려운 부분의 공정이라고 할 수 있다. 기판위 회생층 이용하는 표면마이크로머시닝방법에서 회생층의 높이가 대략 수 μm 정도이고, 압전박막의 두께가 $1\mu\text{m}$ 정도이며, 압전체의 공중에 떠 있는 길이는 대략 $200\mu\text{m}$ 정도이다. 따라서 기판에서 $3\mu\text{m}$ 정도위에 $200\mu\text{m}$ 길이 $1\mu\text{m}$ 두께의 압전박막이 떠 있는 구조를 만들 때, 스틱션이 발생하기 쉽고 압전박막이 휘어져 기판과 붙어버릴 수도 있는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

- 30> 상기와 같이 표면마이크로머시닝 방법에 의하여 체적탄성파를 제조하는 경우 2단계의 CMP 공정이 필요하고 CMP 공정시 디싱(Dishing)효과가 나타나며 격임부분에서 응력집중으로 마이크로크랙이 발생하는 문제점이 있다. 또한 기생효과와 회생층 제거시 스틱션(Stiction) 위험이 생길 수 있다. 이와같이 종래의 표면마이크로머시닝방법은 제조공정이 복잡하여 공정난이도가 높고 공정시간이 길어 체적탄성파 소자의 생산성이 나쁘다.

- 31> 그리고 종래와 같이 몰리브덴 전극 한층으로 하부전극 또는 상부전극을 제조하는 경우에는 몰리브덴 전극의 산화막을 식각하기 위하여 추가의 식각공정이 필요하고, 후공정중에 공기중에 노출되면 산화되기 쉬워 전극저항이 높아지며, 몰리브덴 산화물의 완전식각이 어렵고 재산화 우려가 있다. 또한 산화물의 완전 식각을 위해서 몰리브덴 전극을 과도하게 식각하는 경우 매스로딩(mass loading)효과에 의해 공진주파수의 이동이 심하게 나타나는 문제점이 있다. 이와 같은 산화문제를 피하기 위하여 음향학적 손실이 작은 백금(Pt) 등의 귀금속 재료를 전극 재료로 사용하는 경우에는 생산원가가 크게 상승한다.
- 32> 여기서 매스로딩(mass loading) 효과란 탄성파소자의 공진주파수는 기본적으로 전극과 전극사이의 간격, 여기서는 압전체의 두께에 좌우되는데, 전기적 신호를 인가하기 위해 전극이 접촉하여 형성되어 있다면, 전극의 영향을 받아 공진주파수가 낮아지게 되는데 이를 매스로딩(mass loading)효과라 한다. 일반적으로 주파수는 낮아지게 되는데, 금(Au)전극의 경우, 경우에 따라서 이론치의 60%까지도 공진주파수가 낮아지기도 한다. 알루미늄 전극이 매스로딩 효과가 매우 적으므로 동일한 공진주파수를 얻기 위해 알루미늄 전극을 사용하면 다른 전극을 사용할 때에 비해 압전체 박막의 두께가 두꺼워질 수 있다.
- 33> 또 종래 체적탄성파 소자의 제조공정에 있어서는, 희생층을 제거하여 체적탄성파 소자의 구조를 완성한 다음, 기판 위에 형성된 체적탄성파 소자들을 쇼윙(sawing)방법으로 절단하는데, 이때 체적탄성파 소자를 보호하기 위하여 유리판 등으로 덮개모양의 보호구조를 만들어야 한다. 상기에서 보호구조는 쇼윙시 냉각수나 절단시 생기는 부스러기가 체적탄성파 소자 구조물에 영향을 주는 것을 막기 위해서 필요하다. 그러나 절단 이후에는 체적탄성파 소자 각각에서 보호구조를 제거하는 공정을 필요로 하는 데, 이 공정이 매우 복잡하므로 체적탄성파 소자의 양산성이 좋지 않다.

- 34> 상기와 다른 절단방법으로는 체적탄성과 소자 제조공정 전에 기판 뒷면에 흠집을 형성하고, 기판상에 체적탄성과 소자를 제조한 이후에 기계적인 힘을 가하여 흠집을 이용하여 절단하는 벌크마이크로머시닝공정이 있지만, 이러한 절단방법 역시 공정이 까다롭고 체적탄성과 소자에 물리적인 충격을 주며, 양산성이 좋지 않다.
- 35> 본 발명의 목적은 상기와 같은 문제점을 해결하기 위한 것으로서, CMP 공정을 생략할 수 있도록 표면평활도가 우수한 회생층을 이용하여 제조하는 체적탄성과 소자를 제공하기 위한 것이다. 특히, 회생층을 증착하여 이용하는 경우, 모든 종류의 평활한 절연기판을 이용하여 체적탄성파를 제조할 수 있다.
- 36> 또 본 발명의 다른 목적은 CMP 공정이 필요없이 간단하고 효율적인 방법으로 표면이 평활한 열산화막을 형성하므로 생산수율이 향상되고 압전박막의 c-축 우선배향성을 크게 향상시켜 우수한 특성을 지닌 체적탄성과 소자를 제조할 수 있는 체적탄성과 소자 제조방법을 제공하기 위한 것이다.
- 37> 또한 본 발명의 다른 목적은 음향학적 특성이 우수한 폴리브덴 등의 재료를 이용하여 수천 Å 두께로 증착한 다음 백금, 금 등의 재료를 수백 Å 이하 두께로 덧씌워 산화방지를 행하는 이중전극 체적탄성과 소자 제조방법을 제공하기 위한 것이다. 특히, 매스로딩(mass loading) 효과가 적고, 전기전도도가 우수한 알루미늄(Al)을 수천 Å 두께로 증착하여 1차 전극구조로 이용하면, 그 위에서 증착되는 압전박막의 두께를 두껍게 할 수 있으므로 압전박막의 c-축 배향성이 더욱 우수하며, 그 결과로 소자의 공진특성이 향상되고 소자의 공정관리가 용이하여 생산수율을 높일 수 있다.

- 38> 그리고 본 발명의 또 다른 목적은 체적탄성과 소자의 보호막으로 포토레지스트(photoresist)를 사용하는 것에 의하여 절단공정을 단순화하므로 양산성을 향상시킨 체적탄성과 소자 제조방법을 제공하기 위한 것이다.

【발명의 구성 및 작용】

- 39> 상기와 같은 문제점을 해결하기 위하여 본 발명은 회생층으로 다결정된 실리콘 재료를 사용해서 부분적 열산화막을 형성하여 회생층을 패터닝하고, 제거하며 이와 호환되는 절단공정을 제안한다.
- 40> 본 발명이 제안하는 체적탄성과 소자는 기판과의 사이에 빈 공간을 형성하도록 기판 위에 형성된 회생층이 제거된 음향학적 반사층과, 상기 회생층 위에 음향학적 반사층을 형성할 공진영역을 구별하는 패턴으로 형성된 산화방지막 또는 식각보호막과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 회생층을 부분적으로 열산화시켜 형성되는 열산화막과, 상기 열산화막 위에 하부전극, 압전박막 및 상부전극을 포함하여 이루어진다.
- 41> 상기 음향학적 반사층은 기판 위에 회생층을 형성하고 회생층 위에 상기 열산화막을 형성한 다음 회생층을 제거하는 것에 의하여 형성된다.
- 42> 또한 본 발명이 제안하는 다른 체적탄성과 소자는 실리콘 기판과, 상기 실리콘 기판위에 음향학적 반사층을 형성할 공진영역을 구별하는 패턴으로 형성된 산화방지막 또는 식각보호막과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 실리콘 기판을 부분적으로 열산화시켜 형성되는 열산화막과, 상기 열산화막 위에 하부전극, 압전박막 및 상부전극을 포함하여 이루어진다.

- 43> 상기 음향학적 반사층은 기판보호막과 희생층의 증착없이 실리콘 기판위에 산화방지막을 형성하고 실리콘 기판을 직접 부분열산화하여 실리콘 기판의 열산화되지 않는 일부분을 희생층으로 이용하는 방법을 이용하여 체적 탄성과 소자를 제조한 것이다.
- 44> 또한 본 발명이 제안하는 또 다른 체적탄성과 소자는 기판에 하부전극 및 상부전극을 포함하는 체적탄성과 소자에 있어서, 상기 하부전극 또는 상부전극은 음향학적 손실이 적고 전기전도도가 양호한 전도성 재료를 수천Å의 두께로 증착하여 형성하는 제1전극층과, 상기 제1전극층 위에 제1전극층의 산화를 방지하기 위하여 전기저항이 낮아 저항에 의한 손실이 작은 귀금속재료를 수백Å 이하의 두께로 증착하여 형성하는 제2전극층으로 이루어지는 전극을 포함하여 이루어진다.
- 45> 상기 하부전극 또는 상부전극은 제1전극층으로 몰리브덴, 알루미늄, 은 또는 구리로 이루어지거나 제2전극층은 백금 또는 금으로 이루어지는 것을 특징으로 한다.
- 46> 그리고 본 발명이 제안하는 체적탄성과 소자 제조방법은 기판 위에 Poly Si 또는 Si를 이용하여 희생층을 형성하는 희생층형성단계와, 음향학적 반사층이 형성될 부분을 제외한 부분의 희생층을 산화시켜 열산화막을 형성하는 산화막형성단계와, 상기 희생층 위에 소정의 두께로 실리콘 산화물이나 실리콘 질화물로 식각보호막을 형성하는 보호막형성단계와, 상기 식각보호막 및 열산화막 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와, 상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계 및 상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계를 포함하여 이루어진다.
- 47> 상기 산화막형성단계는 희생층 위에 음향학적 반사층을 형성할 부분에만 실리콘 질화막을 수백~수천Å의 두께로 성장시켜 산화방지막을 형성시킨 뒤에, 상기 산화방지막이 형성되지 않은

부분의 희생층을 부분적으로 열산화시켜 열산화막을 형성하는 단계로 이루어지는 것을 본 발명의 주요한 기술적 구성으로 하고 있다.

- 48> 또한 본 발명이 제안하는 다른 체적탄성과 소자 제조방법은 실리콘 기판 위에 음향학적 반사층이 형성될 부분을 제외한 부분의 기판을 산화시켜 열산화막을 형성하는 산화막형성단계와, 상기 실리콘 기판 위에 소정의 두께로 실리콘 산화물이나 실리콘 질화물로 식각보호막을 형성하는 보호막형성단계와, 상기 식각보호막 및 열산화막 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와, 상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계 및 상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계를 포함하여 이루어진다.
- 49> 상기 산화막형성단계는 실리콘 기판 위에 음향학적 반사층을 형성할 부분에만 실리콘 질화막을 수백~수천 Å의 두께로 성장시켜 산화방지막을 형성시킨 뒤에, 상기 산화방지막이 형성되지 않은 부분의 실리콘 기판을 부분적으로 열산화시켜 열산화막을 형성하는 단계로 이루어지는 것을 본 발명의 주요한 기술적 구성으로 하고 있다.
- 50> 또한 본 발명이 제안하는 또 다른 체적탄성과 소자 제조방법은 기판 위에 Poly Si 또는 Si를 이용하여 희생층을 형성하는 희생층형성단계와, 상기 희생층위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와, 상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계와, 상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계와, 하부전극/압전층/상부전극을 형성한 다음 각 체적탄성과 소자별로 기판을 절단하여

분리하는 절단단계 및 절단되어 분리된 각 체적탄성과 소자별로 상기 회생층을 제거하여 빈 공간인 음향학적 반사층을 형성하는 음향반사층형성단계를 포함하여 이루어진다.

- 51> 상기 절단단계 및 음향반사층형성단계는 체적탄성과 소자칩 제조상의 하나의 공정으로 포함되어 있는 것을 특징으로 한다. 즉, 소자 절단공정이 회생층을 제거하여 칩을 완성 제조한 후에 별도의 공정에 의하는 것이 아니라 회생층 제거공정 이전에 절단과정이 포함된 것을 특징으로 하는 것이다.
- 52> 또한 본 발명이 제안하는 또 다른 체적탄성과 소자 제조방법으로 바람직하게는 기판 위에 Poly Si 또는 Si를 이용하여 회생층을 형성하는 회생층형성단계와, 음향학적 반사층이 형성될 부분을 제외한 부분의 회생층을 산화시켜 열산화막을 형성하는 산화막형성단계와, 상기 회생층 위에 소정의 두께로 실리콘 산화물이나 실리콘 질화물로 식각보호막을 형성하는 보호막형성단계와, 상기 식각보호막 및 열산화막 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와, 상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계와, 상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계와, 하부전극/압전층/상부전극을 형성한 다음 각 체적탄성과 소자별로 기판을 절단하여 분리하는 절단단계 및 절단되어 분리된 각 체적탄성과 소자별로 상기 회생층을 제거하여 빈 공간인 음향학적 반사층을 형성하는 음향반사층형성단계를 포함하여 이루어진다.
- 53> 상기에서 나타난 본 발명의 주요한 특징은 산화막형성단계와 절단단계 및 음향반사층형성단계가 하나의 공정에서 연속적으로 이루어지는 것을 특징으로 한다. 본 발명에 따른 산화막형성 공정으로 CMP 공정이 생략되어 우수한 평활면을 얻을 수 있고, 더불어서 본 발명에 따른 절단

단계 및 음향반사층형성단계를 거침으로써 소자의 절단작업에 있어서 약간의 오염과 물리적인 충격에도 영향을 받지 않으므로 안정된 제조공정으로 양산수율을 높일 수 있다.

54> 다음으로 본 발명에 따른 체적탄성과 소자 및 그 제조방법의 바람직한 실시예를 도면을 참조하여 상세하게 설명한다.

55> 먼저 본 발명에 따른 체적탄성과 소자의 일실시예는 도 1과 도 8에 나타난 바와 같이, 기판(2)과의 사이에 빈 공간인 음향학적 반사층(8)을 형성하도록 기판(2) 위에 형성된 희생층(50)이 제거된 음향학적 반사층(8)과, 상기 희생층 위에 음향학적 반사층(8)을 형성할 공간영역을 구별하는 패턴으로 형성된 산화방지막(52) 또는 식각보호막(10)과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 희생층을 부분적으로 열산화시켜 형성되는 열산화막(12)과, 상기 열산화막 위에 전도성 재료를 소정의 패턴으로 증착하여 형성하는 하부전극(20) 및 상부전극(40)과, 상기 하부전극(20) 및 상부전극(40)의 사이에 압전특성을 보유하는 재료를 소정의 형상과 두께로 증착하여 형성하는 압전박막(30)을 포함하여 이루어진다.

56> 본 발명에서 가장 중요한 기술적 특징은 희생층(50) 형성에 있어서 실리콘 또는 폴리실리콘의 부분적 열산화 방법을 이용하여 패턴(열산화 되지 않는 부분은 희생층으로 남아 차후에 제거되어 음향학적 반사층을 형성하고 열산화 되는 부분은 지지층으로 끝까지 존재.)을 형성시켜 소자를 제조하는 것이다.

57> 희생층을 형성하는 방법은 크게 희생층을 쌓는 방법과 기판에 흠을 형성한 후 그 흠속에 희생층을 넣는 방법이 있다. 하지만 이러한 모든 방법은 CMP등 많은 후속 공정들이 필요하고 평활도등 그 효과도 미비하기 때문에 본 발명자는 희생층을(50) 증착하고 부분열산화공정을 도입하여 희생층 형성 및 제거를 쉽게 하였을 뿐만 아니라 우수한 평활면을 얻을 수 있게 되었다.

- 58> 여기서, 본 발명에 사용되는 기판(2)으로는 Si 기판 또는 SiO_2 기판 등이 바람직하고, 상기 산화방지막(52) 또는 식각보호막(10) 및 열산화막(12)과 기판(2) 사이에는 음향학적 반사층(8)을 형성하는 과정에서 기판(2)이 식각되거나 손상되는 것을 방지하기 위해 기판보호막(14)을 형성하는 것이 바람직하다.
- 59> 상기 기판보호막(14)은 PVD(physical vapor desposion)법, CVD(chemical vapor deposition)법 등을 이용하여 대략 수~수십 μm 정도의 두께로 형성되는 실리콘 산화막(SiO_2)이나 실리콘 질화막(Si_3N_4) 등으로 이루어진다.
- 60> 따라서 실리콘 기판 위에 기판보호막(14)을 증착 시킨후, 그 위 회생층(Si, Poly Si)(50)을 증착하고, 여기에 산화방지막(52)을 공진영역에 일부 형성시킨 뒤, 산화방지막이 없는 전극영역의 회생층을 부분열산화시킴으로써 소자를 제작하는 것이다. 이와 같이 기판(2)과 회생층(50) 사이에 기판보호막(14)을 형성 시키는 것의 장점은 기판의 소재가 실리콘 기판뿐만 아니라 어떠한 재료로 이루어진 기판이라고 하든지 관계없이 기판에 기판보호막을 씌우고 실리콘 회생층을 증착 시킴으로써 본 발명에 따른 방법으로 체적탄성과 소자를 형성할 수 있다는 것이다.
- 61> 그러므로 본 발명에 따르면 기판 위에 형성된 회생층은 실리콘 기판에 실리콘 산화막이나 실리콘 질화막 기판 보호막과 실리콘 또는 폴리실리콘 회생층으로 이루어지는 구조를 하고 있기 때문에 본 발명은 실리콘-실리콘 산화막-실리콘으로 이루어지는 회생층 기판구조를 이용하는 것을 특징으로 하는 체적탄성과 소자도 가능하다.
- 62> 또한 본 발명에 따른 체적탄성과 소자의 다른 일실시예로 본 발명은 실리콘 또는 폴리실리콘의 부분적 열산화 방법을 이용하여 패터를 형성시키는 것을 발명의 기술적 특징으로 하고 있기

때문에 도 12에 나타난 바와 같이, 기판보호막(14)과 회생층(50)의 중착 없이도 실리콘 기판(2) 위에 산화방지막을 형성시킴으로써, 실리콘 기판을 직접적으로 부분열산화하여 기판의 열산화되지 않는 일부분을 회생층으로 이용하여 제조된 소자도 가능하다. 이와같이 실리콘 기판(2)을 직접 부분열산화시키는 경우 장점은 어떠한 중착막 위에서 하부전극이 형성되는 것보다 실리콘 기판 자체의 표면거칠기가 가장 평활하므로 2단계등의 CMP공정 없이도 c-축 배향성이 우수한 압전체박막을 형성하기 쉽다는 것이다.

- 63> 그러므로 본 발명에 따르면 실리콘 기판(2)위에 음향학적 반사층(8)을 직접 형성하기 위하여 공진영역을 구별하는 패턴으로 형성된 산화방지막(52) 또는 식각보호막(10)과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 실리콘 기판을 부분적으로 열산화시켜 형성되는 열산화막(12)과, 상기 열산화막 위에 하부전극(20), 압전박막(30) 및 상부전극(40)을 포함하는 체적탄성과 소자를 포함한다.
- 64> 상기와 같이 회생층 또는 실리콘 기판의 부분적 열산화 방법을 이용하여 열산화막이 형성된 이후에는 회생층 또는 실리콘 기판의 측면 평활도를 증가 시키기 위하여 산화방지막이 제거되고, 상기 산화방지막이 제거된 회생층위에 실리콘 산화물이나 질화물 등을 이용하여 수백~수천 Å 정도의 두께로 식각보호막이 형성된 것을 특징으로 하는 체적탄성과 소자가 바람직하다.
- 65> 이와 더불어서, 본 발명은 열산화막이 형성된 후에 산화방지막이 제거되지 않고 상기 산화방지막이 식각보호막으로써 사용되는 것을 특징으로 하는 체적탄성과 소자도 가능하다.
- 66> 산화방지막을 제거하고 식각보호막을 형성하여 제조된 소자는 표면 평활도가 향상되는 장점이 있지만 한단계의 공정을 더 거쳐야 한다는 단점이 있는 반면에 산화방지막이 제거되지 않고 상기 산화방지막이 식각보호막으로써 사용되는 소자는 공정이 간단하지만 상기 방법에 비하여 표면 활성도가 떨어지는 단점이 있다.

- 67> 상기 산화방지막과 식각보호막은 모두 실리콘 산화물 또는 실리콘 질화물로 이루어진 것으로 산화방지막과 식각보호막의 구별은 제조단계에 있어서 각각의 역할에 따른 관점으로부터 구분된 것으로 본 발명의 주요한 기술적 구성이 차이가 나는 것은 아니다.
- 68> 본 발명은 회생층 형성에 있어서 실리콘 또는 폴리실리콘의 부분적 열산화 방법을 이용하여 패턴을 형성하는 것으로 열산화막은 열산화장비를 투입하여 습식 열산화방법에 의해 산화방지막에 의하여 보호되지 않는 전극영역이 모두 산화될 때까지 열산화시키는 것에 의하여 형성되는 것을 특징으로 하는 체적탄성과 소자이다.
- 69> 부분적 열산화 방법을 이용하여 패턴을 형성하는 열산화막은 산화방지막이 없는 부분에서는 열산화막이 성장하고, 산화방지막이 남아 있는 중심부분에서는 열산화막이 성장하지 않으며, 그 경계부분에서는 열산화막이 경사져 형성되어 공진영역과 전극영역이 완만한 경사를 가지고 연결되는 것을 특징으로 하는 체적탄성과 소자를 만들어 낸다.
- 70> 산화방지막이 산화제인 산소의 침입을 막으므로 그 바로 밑은 산화되지 않고, 산화방지막이 없는 부분은 산소 침입이 용이하여 쉽게 열산화막이 형성된다. 그리고 그 경계부분에서는 산소확산의 결과로 경사면을 갖게 되는 것이다. 필요에 따라서 산화방지막의 모양과 산화조건들을 이용하여 원하는 산화막구성을 얻을 수 있다.
- 71> 상기와 같이 열산화막(12)의 경계부분이 경사져 형성되면, 공진영역과 전극부분이 완만한 경사를 가지고 연결되므로, 하부전극형성과 회생층 제거공정이 효과적으로 이루어진다. 즉 하부전극(20)의 전극부분과 공진부분이 경사를 따라 연결되므로 끊어짐이 없이 직접 연결되며, 패드부(24)와 전극부분을 연결하기 위한 별도의 공정을 필요로 하지 않게 되는 것이다.

- 72> 본 발명에 따르는 경우 완만한 열산화막 두께 변화와 경사로 인하여 미세균열의 발생과 전파를 근본적으로 억제할 수 있다
- 73> 또한 본 발명에 따른 체적탄성과 소자의 다른 일실시예로 본 발명은 하부전극 및 상부전극을 이중구조로 제조하는 것을 특징으로 하는 체적탄성과 소자이다. 상기 하부전극 및 상부전극은 음향학적 손실이 적고 전기전도도가 양호한 전도성 재료를 수천Å의 두께로 증착하여 형성하는 제1전극층과, 상기 제1전극층 위에 제1전극층의 산화를 방지하기 위하여 전기저항이 낮아 저항에 의한 손실이 작은 귀금속재료를 수백Å 이하의 두께로 증착하여 형성하는 제2전극층으로 이루어지는 체적탄성과 소자이다.
- 74> 음향학적 반사층을 이용하는 체적탄성과 소자에 있어서 음향학적 특성중 중요한 것은 음향학적 손실이다. 이것은 재료의 탄성점도등 재료자체의 고유한 특성에 기인한다. 그리고 전극으로 사용하기 때문에 전기전도도가 좋아 전기 저항이 낮아야만 한다. 전극의 두께가 얇으면 음향학적 특성은 상대적으로 덜 중요해지고, 반면에 전기적특성은 더욱 중요해 지게 되는 것이다. 따라서 본 발명은 다층전극구조로 이루어지는 체적탄성과 소자를 제조한다.
- 75> 본 발명의 바람직한 일실시예에 따르면 상기에서 제1전극층은 종래의 몰리브덴(Mo)이거나 전기전도도가 우수한 은(Ag), 구리(Cu), 알루미늄(Al)으로 이루어지고 제2전극층은 백금 또는 금으로 이루어지는 것을 특징으로 한다. 특히 알루미늄(Al)은 매스로딩(Mass loading) 효과가 적다.
- 76> 종래의 몰리브덴 전극은 음향학적 특성이 좋아 많이 사용되었지만 공기중에서 쉽게 산화되어 산화물을 만들기 때문에 전기저항이 쉽게 높아지는 문제점이 있다. 따라서 공기중에 노출되더라도 산화되지 않도록 보호막을 씌우는 것이 본 발명에 따른 이중전극이다. 이러한 이중전극은 산화가 잘 되지 않는 귀금속류를 포함하여 이루어지는 것을 특징으로 한다.

- 77> 상기와 같이 몰리브덴 전극등의 제1전극층 위에 제2전극층으로 백금 또는 금과 같은 귀금속류를 증착시킨 이중전극은 후처리공정 및 공기중 노출시에도 몰리브덴 전극의 산화를 방지할 수 있고, 몰리브덴 전극의 추가적인 건식식각공정을 생략할 수 있다. 추가 건식식각공정을 거치면 완전한 산화막제거가 곤란하고, 식각으로 인하여 공진주파수가 이동하게 되지만 본원발명에 의하는 경우 이러한 문제점은 해결되면서 공정이 단일시스템 내에서 동시에 수행되도록 단순화 되는 것이다.
- 78> 또한 본 발명에 따라 제1전극층으로 알루미늄을 사용하여 이중전극을 제조하면 알루미늄의 가격이 몰리브덴에 비해 5배정도 저렴하여 공정단가를 낮출 수 있고, 종래의 몰리브덴 전극은 저항이 수~수십Ω에 이르지만 알루미늄 전극을 이용하면 전기전도도가 높아 전극의 저항을 수~수백mΩ이하로 낮출 수 있으며 매스로딩(mass loading) 효과가 적으므로 공진주파수의 이동이 적다. 따라서 압전체의 두께를 증가시킬 수 있으므로 압전특성을 향상시키고, 공정관리가 용이하며, 알루미늄 전극 형성 및 패턴형성을 형성하기가 쉽다.
- 79> 또한 본 발명에 따라 제1전극층으로 전기전도도가 높은 은(Ag), 구리(Cu)를 사용하여 이중전극을 제조하면 종래의 몰리브덴 전극은 저항이 수~수십Ω에 이르지만 은, 구리 전극을 이용하는 경우 전기전도도가 높아 전극의 저항을 수~수백mΩ이하로 낮출 수 있다.
- 80> 상기 하부전극(20)은 상기 압전박막(30)에 의해 덮여지도록 압전박막(30)보다 작은 면적으로 형성한다. 그리고 상기 상부전극(40)도 압전박막(30)이 형성된 부분에만 형성되도록 압전박막(30)보다 작은 면적으로 형성한다.
- 81> 상기에서 하부전극(20)과 상부전극(40)의 겹쳐지는 부분은 압전박막(30)을 사이에 두고 서로 대응되는 위치에 동일한 면적으로 형성하는 것이 최적의 공진특성을 얻을 수 있으므로 바람직하다.

- 82> 상기 하부전극(20) 및 상부전극(40)의 패드부(24), (44) 위에는 도 2에 나타난 바와 같이, 전도성 손실을 줄이기 위하여 각각 보강전극(26), (46)을 대략 수 μm 정도의 두께로 증착 형성하는 것도 가능하다.
- 83> 상기 보강전극(26), (46)은 전기저항이 낮고 가격이 낮은 알루미늄(Al), 구리(Cu) 등을 수 μm 정도의 두께로 증착하고, 산화를 방지하고 와이어본딩을 용이하게 하기 위하여 백금(Pt), 금(Au) 등의 귀금속을 수백 Å 정도의 두께로 증착하여 형성한다.
- 84> 상기 보강전극(26), (46)은 상부전극(40)을 형성한 다음에, 하부전극(20) 및 상부전극(40)의 패드부(24), (44) 위에 전해도금증착법, 무전해도금증착법, 증발증착법, 스퍼터링증착법 등을 이용하여 증착 형성한다.
- 85> 상기 압전박막(30)을 형성하는 압전특성을 보유하는 재료로는 산화아연(ZnO), 질화알루미늄(AlN), PZT(Lead Zirconium Titanate) 박막 등을 사용한다.
- 86> 상기 압전박막(30)은 고주파 마그네트론 스퍼터 증착법, dc 펄스마그네트론 스퍼터 증착법, 원자층 증착법, 솔-젤 증착법 등을 이용하여 증착 형성한다.
- 87> 상기 압전박막(30)의 두께는 필요로 하는 주파수에 따라 설정하며, 그 두께는 정확하게 체적탄성과 파장의 0.5배가 되도록 설정한다.
- 88> 다음으로 상기와 같이 이루어지는 본 발명에 따른 체적탄성과 소자를 제조하기 위한 체적탄성과 소자 제조방법을 설명한다.
- 89> 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예는 도 1, 도 3 및 도 8~도 9에 나타난 바와 같이, 기판(2) 위에 Poly Si 또는 Si 등을 이용하여 희생층(50)을 형성하는 희생층 형성단계(S10)와, 음향학적 반사층(8)이 형성될 부분을 제외한 부분의 희생층(50)을 산화시켜

열산화막(12)을 형성하는 산화막형성단계(S20)와, 상기 회생층(50) 위에 소정의 두께로 산화물이나 질화물 등으로 식각보호막(10)을 형성하는 보호막형성단계(S30)와, 상기 식각보호막(10) 및 열산화막(12) 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극(20)을 형성하는 하부전극형성단계(S40)와, 상기 하부전극(20) 및 열산화막(12) 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막(30)을 형성하는 압전박막형성단계(S50)와, 상기 압전박막(30) 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극(40)을 형성하는 상부전극형성단계(S60)를 포함하여 이루어진다.

- 90> 상기 회생층형성단계(S10)는 도 8 및 도 9에 나타난 바와 같이, 기판(2)을 세정한 다음 PVD(physical vapor desposion)법이나 CVD(chemical vapor deposition)법 등을 이용하여 대략 수~수십 μm 정도의 두께로 실리콘 산화막(SiO_2)이나 실리콘 질화막(Si_3N_4) 등을 형성하여 기판보호막(14)을 형성하는 단계(S12)와, 상기 기판보호막(14) 위에 Poly Si 또는 Si 등을 이용하여 회생층(50)을 형성하는 단계(S14)로 이루어진다.
- 91> 상기에서 기판보호막(14)은 예를 들면 LPCVD(Low Pressure CVD)를 이용하여 증착한 1 μm 두께의 산화막(SiO_2)으로 형성하는 것이 가능하다.
- 92> 상기 기판보호막(14)은 회생층(50)을 식각하는 공정이나 관련 공정에서 회생층(50) 이외의 다른 부분이 손상되는 것을 방지하기 위하여 형성한다. 예를 들면 기판보호막(14)은 Si 기판(2)인 경우에 회생층(50)을 제거하는 과정에서 기판(2)이 식각되는 것을 방지하기 위하여 형성한다.
- 93> 상기 회생층(50)은 예를 들면 폴리실리콘(Poly Si)을 CVD법이나 PVD법으로 수천 Å 이상의 두께로 증착하여 형성한다.

- 94> 상기 산화막형성단계(S20)에서는 회생층(50)의 패턴(음향학적 반사층(8)의 패턴)을 형성한다. 산화막형성단계(S20)는 상기 회생층(50) 위에 음향학적 반사층(8)을 형성할 부분에만 실리콘 질화막(Si_3N_4) 등으로 이루어지는 산화방지막(52)을 형성하는 단계(S22)와, 상기 산화방지막(52)이 형성되지 않은 부분의 상기 회생층(50)을 부분적으로 열산화시켜 열산화막(12)을 형성하는 단계(S24)와, 상기 산화방지막(52)을 제거하는 단계(S26)로 이루어진다.
- 95> 상기 열산화막(12)은 회생층(50)을 제거할 때에 식각방지막으로서 기능한다.
- 96> 상기에서 수천Å 이상의 두께로 증착하는 회생층(50)의 증착두께는 산화막형성단계(S20)의 열산화시 표면의 산화 용이성과 회생층(50)의 제거시 회생층(50)의 제거속도 등을 고려하여 설정한다.
- 97> 상기 산화막형성단계(S20)의 열산화시 응력완화용으로 이용되는 실리콘 산화막 또는 질화막을 300~500Å의 두께로 형성시킬 수 있다. 이 때 응력완화용 실리콘 산화막 또는 질화막은 LPCVD법을 이용하여 형성하며, 1,000℃ 정도에서 O_2 , N_2 , TCE 등을 이용하여 형성한다.
- 98> 상기 응력완화용 실리콘 산화막 형성후에 열산화막(12)을 형성하기 전에 공진영역(Poly Si 또는 Si 가 열산화되지 않고 남아 최종적으로 회생층(50)으로 이용될 영역)과 전극영역(Poly Si 또는 Si 가 열산화막(12)으로 변화되어 회생층(50) 제거시 제거되지 않는 영역)을 구별하는 패턴형상으로 산화방지막(52)을 먼저 형성해야 한다.
- 99> 상기 산화방지막(52)은 실리콘 열산화막(12)과 식각 선택성이 우수하고 열산화막(12) 형성시에 파괴되지 않고 산소공급을 차단할 수 있는 재료가 요구되며, 실리콘 공정과 유사한 공정으로 증착되는 저응력 실리콘 질화막을 이용하여 증착하는 것이 바람직하다.

- 10> 상기 저응력 실리콘 질화막은 1,000℃ 정도의 로속에서 H_2 , Si 공급물질(SiH_4), N 공급물질(NH_3 등)을 이용하여 대략 수백~수천 Å(예를 들면 800~2,000 Å) 정도의 두께로 성장시켜 형성한다.
- 11> 상기와 같이 형성된 저응력 실리콘 질화막 위에 포토레지스트공정(포토레지스트 도포/노광/현상)을 이용하여 공진영역과 전극영역을 정의하고, 습식식각(인산 이용)법이나 건식식각(RIE, ICP 등 이용)법을 이용하여 공진영역을 제외한 부분에 있는 저응력 실리콘 질화막을 제거하여 산화방지막(52)을 형성한다.
- 12> 상기 산화방지막(52)은 실리콘 열산화공정에서 산소공급을 차단하는 역할을 하여 공진영역 위에 열산화막(12)이 성장하는 것을 억제하는 역할을 한다.
- 13> 상기 열산화막(12)은 열산화장비에 투입하여 습식 열산화방법에 의하여 산화방지막(52)에 의하여 보호되지 않는 부분(전극영역 등)이 모두 산화될 때까지 열산화시키는 것에 의하여 형성된다. 이 때 산화방지막(52)이 없는 부분에서는 실리콘 열산화막(12)이 성장하고, 산화방지막(52)이 남아 있는 중심부분에서는 실리콘 열산화막이 성장하지 않으며, 그 경계부분에서는 실리콘 열산화막(12)이 경사져 성장한다. 이는 실리콘 열산화막이 성장하기 위해서는 실리콘 내부로 산소입자가 확산되어 들어가야 하는 데, 산화방지막(52)의 경계부분에서 중심부로 이동할수록 산소입자의 확산이 어렵기 때문이다.
- 14> 상기와 같이 열산화막(12)의 경계부분이 경사져 형성되면, 공진영역과 전극부분이 완전한 경사를 가지고 연결되므로, 하부전극형성과 회생층 제거공정이 효과적으로 이루어진다. 즉 하부전극(20)의 전극부분과 공진부분이 경사를 따라 연결되므로 끊어짐이 없이 직접 연결되며, 패드부(24)와 전극부분을 연결하기 위한 별도의 공정을 필요로 하지 않게 된다.

- 05> 열산화막(12)이 형성된 이후에는 산화방지막(52)을 제거하고 상기에서 산화방지막(52)이 제거된 회생층(50) 위에는 실리콘 산화물이나 질화물 등을 이용하여 수백Å 정도의 두께로 식각보호막(10)을 형성한다. 상기에서는 식각보호막(10)을 별도로 형성하는 것으로 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 상기 산화방지막(52)을 제거하지 않고 식각보호막(10)으로 사용하는 것도 가능하다.
- 06> 상기와 같이 형성되는 식각보호막(10) 또는 산화방지막(52)은 이미 매우 평활한 표면을 유지하므로, CMP 공정을 필요로 하지 않는다. 실리콘 기판의 경우, 가장 좋은 표면 평활도를 가지고 있기 때문에 그 기판에 흠을 내고 회생층을 증착하고 그 이후에 2단계이상의 CMP공정을 시행한다고 해도 최초의 실리콘 기판의 표면에 비해 평활하지 않다. 따라서 실리콘 기판의 일부분을 회생층으로 사용한다면, 그 회생층은 가장 평활한 표면을 가지고 있으므로 CMP공정이 필요 없게 되는 것이다. 따라서 본 발명에서 2단계 CMP 공정 생략은 실리콘 기판을 부분적으로 열산화하고, 그 때 열산화되지 않는 실리콘 기판부분을 회생층으로 사용하여 소자를 제조하는 공정에 있어서 주요한 특징이다.
- 07> 그리고 실리콘 기판에 회생층을 증착한 경우의 소자 제작에 있어서는 증착된 회생층을 부분 열산화하는 방법이므로 열산화된 회생층부분과 열산화되지 않는 회생층부분이 완만한 경사를 이루므로 특별한 CMP가 필요하지 않는다. 다만, 증착된 회생층의 표면을 더욱 평활하게 하고자 할 경우에는 1단계의 CMP연마(경면연마) 공정만으로 충분하며 이 공정은 2단계 CMP공정보다 더욱 간단하다.
- 08> 상기와 같이 형성되는 식각보호막(10) 또는 산화방지막(52)은 그 표면이 종래 CMP 공정을 수행한 기판의 표면보다 더 평활하기 때문에, 그 위에 형성되는 얇은 하부전극(20)과 식각

보호막(10) 또는 산화방지막(52) 위에서 압전박막(30)이 성장하여 매우 우수한 c-축 우선배향성을 갖는 압전박막(30)을 얻을 수 있다.

09> 또한 본 발명에 따른 제적탄성과 소자 제조방법의 다른 일 실시예에는 도 12에 나타난 바와 같이 실리콘 기판(2) 위에 음향학적 반사층(8)이 형성될 부분을 제외한 부분의 실리콘 기판(2)을 산화시켜 열산화막(12)을 형성하는 산화막형성단계(S20)와, 상기 희생층(50) 위에 소정의 두께로 산화물이나 질화물 등으로 식각보호막(10)을 형성하는 보호막형성단계(S30)와, 상기 식각보호막(10) 및 열산화막(12) 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극(20)을 형성하는 하부전극형성단계(S40)와, 상기 하부전극(20) 및 열산화막(12) 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막(30)을 형성하는 압전박막형성단계(S50)와, 상기 압전박막(30) 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극(40)을 형성하는 상부전극형성단계(S60)를 포함하여 이루어진다.

10> 상기 하부전극형성단계(S40), 압전박막형성단계(S50), 상부전극형성단계(S60)는 각각 일반적으로 반도체 제조공정 등에서 많이 사용되는 사진식각(photo etching)공정을 이용하여 실시하는 것이 가능하므로 상세한 설명은 생략한다.

11> 상기 하부전극형성단계(S40) 및/또는 상부전극형성단계(S60)는 몰리브덴(Mo), 알루미늄(Al), 은(Ag) 또는 구리(Cu)등의 음향학적 특성이 우수(음향학적 손실이 적은)하고 전기전도도가 양호한 전도성 재료를 대략 수천 Å(예를 들면 2,000~4,000 Å) 정도의 두께로 증착하여 제 1전극층(21), (41)을 형성한다. 상기 제1전극층은 공기 노출시 산화가 쉬워 산화물이 형성되므로 전기저항이 높아지는 단점이 있으므로 이를 방지하기 위하여, 제 2전극층(22), (42)을 이용하여 제 1전극층(21, 41)의 산화를 방지할 수 있는 귀금속재료, 즉 백금(Pt)이나 금(Au)을 수백 Å 증

작한다. 이때 제 1전극층의 증착과 제 2전극층의 증착, 2번의 공정을 동일한 챔버내에서 진공이 유지된 상태에서 연속하여 수행한다.

- 12> 음향학적 손실이 적고, 전기 전도도가 높아 종래에 사용중인 몰리브덴 전극은 쉽게 산화되기 쉽다. 따라서 하부전극과 상부전극을 형성한 후 반드시 공기중에 노출되어야 하는 기존 공정에서, 몰리브덴 전극의 산화는 피할 수 없다. 그래서 종래에는 추가적으로 플라즈마 식각 등의 방법을 수행하고 있다. 하지만 매스로딩(mass loading) 효과 때문에 이러한 추가적인 식각은 공진주파수의 변화를 일으킨다. 그리고 온전한 산화막의 제거가 쉽지 않고, 재산화의 가능성이 항상 존재한다. 따라서 본 발명은 전극위에 산화를 방지할 수 있는 귀금속 재료인 백금(Pt) 또는 금(Au)등을 수백Å 정도로 증착함으로써 상기 문제점들을 온전히 해결할 수 있다.
- 13> 본 발명에 따라 하부전극 또는 상부전극을 형성하는데 있어서 알루미늄 재료를 증착하는 것은 전극의 매스로딩(mass loading)효과가 적고 전기전도도가 높아 전기 저항이 낮으며, 가격이 저렴한 알루미늄(Al)을 제 1전극층(21),(41)으로 이용하는 방법이다. 알루미늄 전극을 사용하면, 상기 장점 이외에도 매스로딩 효과가 적으므로 압전재료의 하나인 AlN(질화규소, aluminum nitride)등의 압전막의 두께를 더 크게 할 수 있고, 압전막의 두께가 두꺼워질수록 압전특성이 향상되며, 공정조절이 용이하다. 즉, 압전박막이 얇은 경우와 두꺼운 경우에 있어서 공정 잘못으로 인한 동일한 두께차이가 생겼을 때, 상대적으로 압전박막의 두께가 두꺼운 경우가 더욱 작은 효과를 갖게 되는 것이다.
- 14> 또한 본 발명에 따라 하부전극 또는 상부전극을 형성하는데 있어서 은(Ag) 또는 구리(Cu) 재료를 증착하는 것은 전기전도도가 높은 물질로, 가장 낮은 전극저항을 형성할 수 있기 때문이다.

- 15> 상기 하부전극형성단계(S40) 및 상부전극형성단계(S60)에서는 상기 하부전극(20) 및 상부전극(40)으로 전원을 인가하기 위하여 외부 회로와 연결하기 위한 패드부(24), (44)를 상기 하부전극(20) 및 상부전극(40)과 각각 일체로 동시에 형성한다.
- 16> 그리고 본 발명에 따른 체적탄성과 소자 제조방법의 일실시예는 도 2 및 도 7에 나타낸 바와 같이, 상기 상부전극형성단계(S60)와 절단단계(S70) 사이에 상기 하부전극(20) 및 상부전극(40)의 패드부(24), (44) 위에 전도성 손실을 줄이기 위하여 각각 보강전극(26), (46)을 대략 수 μ m 정도의 두께로 증착 형성하는 보강전극형성단계(S68)를 더 포함하는 것도 가능하다.
- 17> 상기 보강전극(26), (46)은 전기저항이 낮고 가격이 낮은 알루미늄(Al), 구리(Cu) 등을 대략 수 μ m 정도의 두께로 증착하고, 산화를 방지하고 와이어본딩을 용이하게 하기 위하여 백금(Pt), 금(Au) 등의 귀금속을 대략 수백Å 정도의 두께로 증착하여 형성한다.
- 18> 상기 보강전극(26), (46)은 하부전극(20) 및 상부전극(40)의 패드부(24), (44) 위에 전해도금증착법, 무전해도금증착법, 증발증착법, 스퍼터링증착법 등을 이용하여 증착 형성한다.
- 19> 상기에서 하부전극(20)은 그 표면이 매우 평활한 상태로 형성되는 상기 식각보호막(10) 또는 산화방지막(52) 위에 형성되므로 그 표면이 매우 평활하게 이루어진다. 따라서 하부전극(20)의 일부와 식각보호막(10)의 일부 위에 형성되는 압전박막(30)의 c-축 우선배향성이 매우 우수하다.
- 20> 상기 상부전극(40)은 하부전극(20)과 동일한 재료와 방법으로 형성하며, 상부전극(40)의 패턴을 형성할 때에는 리프트-오프(lift-off)법 또는 직접 식각방법 등을 사용하는 것도 가능하다.

- 21> 상기 압전박막형성단계(S50)은 압전특성을 보유하는 ZnO, AlN(질화규소, aluminum nitride), PZT 등의 재료를 상기 식각보호막(10) 및 하부전극(20) 위에 고주파 마그네트론 스퍼터 증착법, 직류(dc) 펄스 마그네트론 스퍼터 증착법, 원자층 증착법, 솔-젤 증착법 등을 이용하여 증착하여 압전박막을 형성하고, 형성된 압전박막을 사진식각공정 등을 이용하여 소정의 패턴으로 식각하는 과정으로 이루어진다.
- 22> 상기 압전박막(30)은 높은 비저항, 우수한 c-축 우선배향성, 평활한 표면형상 등을 가져야 하며, 증착되는 압전박막(30)의 두께는 동작주파수에 상응하는 체적탄성과 파장의 0.5배가 되도록 정확하게 조절한다.
- 23> 상기 압전박막(30)은 필요에 따라서 압전박막(30)의 재료 또는 기타 전극의 오염 등 공정시 발생될 수 있는 문제 때문에, 상부전극(40)의 패턴을 형성한 다음에 압전박막(30)을 식각하여 소정의 패턴으로 형성하는 방법도 적용 가능하다.
- 24> 또한 본 발명에 따른 체적 탄성과 소자 제조방법의 다른 일실시예는 도 1, 도 3 및 도 8~도 9에 나타난 바와 같이, 기판(2) 위에 Poly Si 또는 Si를 이용하여 희생층(50)을 형성하는 희생층형성단계(S10)와, 상기 희생층 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극(20)을 형성하는 하부전극형성단계(S40)와, 상기 하부전극(20) 및 열산화막(12) 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막(30)을 형성하는 압전박막형성단계(S50)와, 상기 압전박막(30) 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극(40)을 형성하는 상부전극형성단계(S60)와, 하부전극/압전층/상부전극(압전활성화 기본구조)을 형성한 다음 각 체적탄성과 소자별로 기판(2)을 절단하여 분리하는 절단단계(S70)와, 절단되어 분리된 각 체적탄성과 소자별로 상기 희생층(50)을 제거하여 빈 공간인 음향학적 반사층(8)을 형성하는 음향반사층형성단계(S80)를 포함하여 이루어진다.

- 25> 상기 절단단계 및 음향반사층형성단계는 체적탄성과 소자칩 제조상의 하나의 공정으로 포함되어 있는 것을 특징으로 한다. 즉, 소자 절단공정이 회생층을 제거하여 칩을 완성 제조한 후에 별도의 공정에 의하는 것이 아니라 회생층 제거공정 이전에 절단과정이 포함된 것을 특징으로 하는 것이다.
- 26> 본 발명에서는 회생층 제거 전에 포토레지스트(PR)가 증착된 상태에서 회생층 식각창(64)를 노광하고, 절단과정을 거친 후에 비로소 세정하고 포토레지스트층을 현상한 후에 회생층을 제거하여 소자를 완성한다. 이와같이 본 발명은 소자 절단공정이 칩 제조후 별도의 공정이 아닌 칩 제조상의 일부 공정으로 포함되어 공정이 단순하다. 또한 소자 절단 시 생성되는 부스러기 등 발생된 이물질로부터 포토레지스트(PR)가 소자를 보호하고 있고, 세정을 통하여 제거할 수 있어, 소자불량이 적기 때문에 생산수율이 높다. 본 발명과 같이 절단과정 이후에 회생층 제거공정이 존재하므로, 그렇지 않은 경우에 비해 공정 중 약간의 물리적 충격에도 견딜 수 있어서 더욱 안정적인 공정이다. 특히 쇼윙(sawing) 절단시 물에 노출되어도 소자의 제조에 영향을 주지 않는다. 더불어 쇼윙(sawing) 절단장치나 레이저(Laser) 절단장치를 이용하여 자동화할 수도 있다.
- 27> 상기 절단단계(S70)는 도 4 및 도 8~도 9에 나타낸 바와 같이, 하부전극(20)/압전박막(30)/상부전극(40)으로 이루어지는 압전활성화 기본 구조를 형성한 다음 전체적인 구조를 덮으며 일부에 식각창(64)이 형성되도록 포토레지스트층(60)을 형성하고 노광는 단계(S72)와, 레이저절단이나 쇼윙(sawing)절단 등의 방법으로 각 체적탄성과 소자별로 기판(2)을 절단하는 단계(S74)와, 절단된 소자들에 생긴 찌꺼기나 이물질을 제거하기 위한 세정을 행하고 포토레지스트층(60)을 현상하는 단계(S76)로 이루어진다.

- 28> 상기 식각창(64)은 회생층(50)을 제거하기 위한 것으로, 회생층(50)을 제거하기 위한 식각용액이 주입되는 공간이다.
- 29> 상기 음향반사층형성단계(S80)는 도 5 및 도 8~도 9에 나타낸 바와 같이, 상기 절단단계(S70)에서 절단된 각 체적탄성과 소자별로 식각창(64)을 통하여 회생층(50)을 제거하는 단계(S84)와, 상기 포토레지스트층(60)을 제거하는 단계(S86)로 이루어진다.
- 30> 상기에서 Poly Si 또는 Si로 이루어진 회생층(50)의 제거는 건식식각방법 또는 습식식각방법 등을 이용하여 행한다. 예를 들면 XeF_2 Si 등방성 식각장치 등을 이용하여 Poly Si 또는 Si로 이루어진 회생층(50)을 제거한다.
- 31> 상기와 같이 회생층(50)을 제거하는 과정에서 식각보호막(10)이 압전활성화 기본 구조가 식각물질에 의하여 손상되는 것을 방지하고, 압전활성화 기본 구조의 하부에 위치하는 Poly Si 또는 Si로 이루어진 회생층(50)만이 제거된다.
- 32> 상기와 같이 회생층(50)을 제거하면 빈 공간이 형성되고, 이 빈 공간이 음향학적 반사층(8)으로 기능한다.
- 33> 상기 포토레지스트층(60)의 제거는 애싱(ashing)공정 등을 이용하여 행한다.
- 34> 상기 음향반사층형성단계(S80)에 있어서 기판(2)으로 실리콘 기판을 사용하는 경우에는 도 6 및 도 8에 나타낸 바와 같이, 상기 절단단계(S70)에서 절단된 각 체적탄성과 소자별로 기판 전체에 산화막(4)을 증착 형성하는 단계(S81)와, 포토레지스트층(60) 위에 형성된 산화막(4)을 제거하고 식각창(64)을 형성하는 단계(S82)를 더 포함한다.
- 35> 상기에서 산화막(4)은 CVD 증착법 등을 이용하여 수백Å 정도의 두께로 증착 형성한다.

- 36> 상기에서 기판(2)으로 실리콘 기판 이외의 기판을 사용하는 경우에는 산화막(4)을 형성하는 공정을 생략하는 것이 가능하다.
- 37> 또한 본 발명에 따른 체적 탄성과 소자 제조방법의 다른 바람직한 일 실시예는 도 1, 도 3 및 도 8~도 9에 나타난 바와 같이, 기판(2) 위에 Poly Si 또는 Si 등을 이용하여 회생층(50)을 형성하는 회생층형성단계(S10)와, 음향학적 반사층(8)이 형성될 부분을 제외한 부분의 회생층(50)을 산화시켜 열산화막(12)을 형성하는 산화막형성단계(S20)와, 상기 회생층(50) 위에 소정의 두께로 산화물이나 질화물 등으로 식각보호막(10)을 형성하는 보호막형성단계(S30)와, 상기 식각보호막(10) 및 열산화막(12) 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극(20)을 형성하는 하부전극형성단계(S40)와, 상기 하부전극(20) 및 열산화막(12) 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막(30)을 형성하는 압전박막형성단계(S50)와, 상기 압전박막(30) 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극(40)을 형성하는 상부전극형성단계(S60)를 포함하여 이루어진다.
- 38> 상기에서는 본 발명에 따른 체적탄성과 소자 및 그 제조방법의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러가지로 변형하여 실시하는 것이 가능하고, 이 또한 본 발명의 범위에 속한다.

【발명의 효과】

- 39> 상기와 같이 이루어지는 본 발명에 따른 체적탄성과 소자 및 그 제조방법에 의하면, 매우 평활한 표면을 갖는 실리콘 산화막이나 실리콘 질화막 등으로 이루어지는 식각보호막 또는

산화방지막 위에 얇은 하부전극을 형성하고 압전박막을 형성하므로, 압전박막의 c-축 배향성이 향상되고 공진특성이 향상된다.

- 40> 따라서 종래 표면미세가공방법에서 필요로 하던 2단계의 CMP(chemical mechanical polishing) 공정을 필요로 하지 않으므로 제조공정이 매우 간단하며, 생산수율도 향상된다.
- 41> 그리고 종래 2단계의 CMP 공정으로 경면연마된 표면보다 본 발명에 따른 실리콘 산화막이나 실리콘 질화막 등으로 이루어지는 식각보호막 또는 산화방지막의 표면이 더 평활하므로 그 위에서 성장한 압전박막의 품질 또한 향상되고, 공진특성도 우수하다.
- 42> 실리콘 기판의 경우, 가장 좋은 표면 평활도를 가지고 있기 때문에 그 기판을 이용하여 증착하든, 식각하든, CMP하든 어떤 공정이 첨가되더라도 원래의 상태만큼 평활하지는 않다. 따라서 실리콘 기판의 일부분을 희생층으로 사용하는 경우 평활도가 제일 우수하다. 그리고 실리콘을 LPCVD(Low Pressure Chemical Vapor Deposition)등을 이용하여 형성한 실리콘 산화막과 실리콘 질화막도 그 평활도는 대단히 우수하다.
- 43> 본 발명에서 실리콘 기판의 일부분을 희생층으로 사용하는 경우에는 기존 식각흙 속 희생층의 2단계 CMP 공정을 거치는 것보다 실리콘 기판의 표면이 더욱 평활하다.(그 위에 증착, 식각, 연마등의 공정이 들어가면 원래 표면의 평활도보다 좋아지기 어렵다.) 따라서 본 발명의 체적탄성과 소자의 제조방법은 기존 2단계 CMP공정을 생략할 수 있다.
- 44> 그리고 본 발명에서 실리콘 기판위에 희생층 증착후 일부분을 열산화하는 것과 기존 2단계 CMP공정을 비교한다면, 상기 본 발명은 1단계의 CMP만 거처도 동일한 효과를 가지므로 공정이 더욱 단순화된다. 기존 2단계 CMP의 경우 거친가공(1단계)과 경면가공(2단계)가 필요한 반면,

본 발명에서는 경면가공 단계만이 필요할 뿐이다. 이러한 구조에서는 평활하고 절연특성의 모든 절연기판을 사용할 수 있다는 장점이 있다.

- 45> 2단계 CMP 공정은 기판홈을 가공한 후 회생층을 증착하였지만 본 발명(실리콘 기판을 직접 이용 하는것을 제외하더라도)에서는 회생층이 실리콘 기판위에 직접 증착된다. 따라서 본 발명에 따른 회생층은 더욱 우수한 평활한 평면을 갖는다.
- 46> 기존 2단계 CMP공정 이후, 회생층(공진영역)과 기판영역(전극영역)의 물질특성의 불연속성 때문에 물리적인 특성이 취약하나, 본 발명에서 제안한 부분 열산화 공정에 의한 소자에서는 경계영역이 완만한 경사를 가지므로 마이크로 크랙형성을 억제하여 물리적인 내구성을 갖는다.
- 47> 본 발명에 따른 체적탄성과 소자 및 그 제조방법에 의하면, 하부전극 및 상부전극을 다층(이중) 전극구조로 형성하므로, 음향학적인 특성과 전기전도 특성을 함께 향상시키는 것이 가능하다.
- 48> 음향학적 반사층을 이용하는 체적탄성과 소자에 있어서 음향학적 특성중 중요한 것은 음향학적 손실이다. 이것은 재료의 탄성점도등 재료자체의 고유한 특성에 기인한다. 그리고 전극으로 사용하기 때문에 전기전도도가 좋아 전기 저항이 낮아야만 한다. 전극의 두께가 얇으면 음향학적 특성은 상대적으로 덜 중요해지고, 반면에 전기적특성은 더욱 중요해 지게 되는 것이다. 따라서 본 발명에 따라 다층전극구조로 이루어지는 체적탄성과 소자를 제조하면 음향학적인 특성과 전기전도 특성을 함께 향상시키는 것이 가능하다.
- 49> 또한 본 발명에 따른 체적탄성과 소자 제조방법에 의하면, 포토레지스트층을 보호막으로 코팅한 다음 절단공정을 행하므로, 절단시에 발생하는 부스러기 등이 체적탄성과 소자 구조물에 영

향을 미치지 않고, 포토레지스트층을 제거하는 공정이 간단하게 이루어져 절단공정이 간편하고 자동화가 가능하며 대량생산이 용이하다.

- 50> 그리고 본 발명에 따라 회생층 또는 실리콘 기판을 부분 열산화하여 공진구조를 증착하는 것은 종래의 실리콘 기판에 홈을 형성하고, 홈보호막을 형성하고, 회생층을 증착하고, 회생층을 2단계 CMP공정을 실시하고, 다시 지지층을 형성하고 그 위에 공진구조를 형성하는 기존의 제조 공정 방법에 비하여 공정이 단순화된 매우 간단한 방법이다.
- 51> 나아가 본 발명에 따른 체적탄성과 소자는 CMP 공정이 필요없이도 현저하게 우수한 평활한 평면을 얻을 수 있으므로 모놀리식 마이크로파 집적 회로(monolithic microwave intergrated circuit;MMIC)와 고주파 직접회로(radio frequency intergrated circuit;RFIC)에 가장 바람직한 해결책을 제시할 수 있을 것이다.

【특허청구범위】**【청구항 1】**

기관과의 사이에 빈 공간을 형성하도록 기관 위에 형성된 회생층이 제거된 음향학적 반사층과, 상기 회생층 위에 음향학적 반사층을 형성할 공진영역을 구별하는 패턴으로 형성된 산화방지막 또는 식각보호막과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 회생층을 부분적으로 열산화시켜 형성되는 열산화막과, 상기 열산화막 위에 하부전극, 압전박막 및 상부전극을 포함하는 체적탄성파 소자.

【청구항 2】

제1항에 있어서, 기관 위에 형성되는 회생층은 실리콘-실리콘 산화막-실리콘으로 이루어지는 회생층 기관구조를 이용하는 것을 특징으로 하는 체적탄성파 소자.

【청구항 3】

실리콘 기관과, 상기 실리콘 기관위에 음향학적 반사층을 형성할 공진영역을 구별하는 패턴으로 형성된 산화방지막 또는 식각보호막과, 상기 산화방지막 또는 식각보호막이 형성되지 않은 전극영역의 실리콘 기관을 부분적으로 열산화시켜 형성되는 열산화막과, 상기 열산화막 위에 하부전극, 압전박막 및 상부전극을 포함하는 체적탄성파 소자.

【청구항 4】

제1항 내지 제3항에 있어서, 열산화막이 형성된 후에 산화방지막이 제거되고, 상기 산화방지막이 제거된 회생층위에 실리콘 산화물이나 질화물 등을 이용하여 수백 Å 정도의 두께로 식각 보호막이 형성된 것을 특징으로 하는 체적탄성파 소자.

【청구항 5】

제1항 내지 제3항에 있어서, 열산화막이 형성된 후에 산화방지막이 제거되지 않고 상기 산화방지막이 식각보호막으로써 사용되는 것을 특징으로 하는 체적탄성파 소자.

【청구항 6】

제1항 내지 제3항에 있어서, 열산화막은 산화방지막이 없는 부분에서는 열산화막이 성장하고, 산화방지막이 남아 있는 중심부분에서는 열산화막이 성장하지 않으며, 그 경계부분에서는 열산화막이 경사져 형성되어 공진영역과 전극영역이 완만한 경사를 가지고 연결되는 것을 특징으로 하는 체적탄성파 소자.

【청구항 7】

기판에 하부전극 및 상부전극을 포함하는 체적탄성파 소자에 있어서, 상기 하부전극 또는 상부전극은 음향학적 손실이 적고 전기전도도가 양호한 전도성 재료를 수천Å의 두께로 증착하여 형성하는 제1전극층과, 상기 제1전극층 위에 제1전극층의 산화를 방지하기 위하여 전기저항이 낮아 저항에 의한 손실이 작은 귀금속재료를 수백Å 이하의 두께로 증착하여 형성하는 제2전극

층으로 이루어지는 체적탄성과 소자.

【청구항 8】

제7항에 있어서, 제1전극층은 몰리브덴, 알루미늄, 은 또는 구리로 이루어지고 제2전극층은 백금 또는 금으로 이루어지는 것을 특징으로 하는 체적탄성과 소자.

【청구항 9】

기판 위에 Poly Si 또는 Si를 이용하여 회생층을 형성하는 회생층형성단계와,

음향학적 반사층이 형성될 부분을 제외한 부분의 회생층을 산화시켜 열산화막을 형성하는 산화막형성단계와,

상기 회생층 위에 소정의 두께로 실리콘 산화물이나 실리콘 질화물로 식각보호막을 형성하는 보호막형성단계와,

상기 식각보호막 및 열산화막 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와,

상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계 및

상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계를 포함하는 체적탄성과 소자 제조방법.

【청구항 10】

실리콘 기판 위에 음향학적 반사층이 형성될 부분을 제외한 부분의 기판을 산화시켜 열산화막을 형성하는 산화막형성단계와,

상기 실리콘 기판 위에 소정의 두께로 실리콘 산화물이나 실리콘 질화물로 식각보호막을 형성하는 보호막형성단계와,

상기 식각보호막 및 열산화막 위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와,

상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계 및

상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계를 포함하는 체적탄성파 소자 제조방법.

【청구항 11】

제9항 또는 제10항에 있어서, 상기 산화막형성단계는

상기 회생층의 위에 음향학적 반사층을 형성할 부분에만 실리콘 질화막을 수백~수천 Å의 두께로 성장시켜 산화방지막을 형성하는 단계와,

상기 산화방지막이 형성되지 않은 부분의 상기 회생층을 부분적으로 열산화시켜 열산화막을 형성하는 단계와,

상기 산화방지막을 제거하는 단계로 이루어지는 체적탄성파 소자 제조방법.

【청구항 12】

제9항 또는 제10항에 있어서, 상기 산화방지막을 제거하지 않고 식각보호막으로 사용하는 체적탄성과 소자 제조방법.

【청구항 13】

제9항 또는 제10항에 있어서,

상기 하부전극형성단계 및 상부전극형성단계는 폴리브덴, 알루미늄, 은 또는 구리등 음향학적 특성이 우수하고 전기전도도가 양호한 전도성 재료를 수천Å의 두께로 증착하여 제1전극층을 형성하고,

상기 제1전극층 위에 제1전극층의 산화를 방지하기 위하여 전기저항이 낮아 저항에 의한 손실이 작은 백금 또는 금의 귀금속재료를 수백Å 이하의 두께로 증착하여 제2전극층을 형성하는 과정으로 이루어지는 체적탄성과 소자 제조방법.

【청구항 14】

기판 위에 Poly Si 또는 Si를 이용하여 회생층을 형성하는 회생층형성단계와,

상기 회생층위에 전도성 재료를 소정의 패턴으로 증착하여 하부전극을 형성하는 하부전극형성단계와,

상기 하부전극 및 열산화막 위에 소정의 패턴으로 압전특성을 보유하는 재료를 증착하여 압전박막을 형성하는 압전박막형성단계와,

상기 압전박막 위에 전도성 재료를 소정의 패턴으로 증착하여 상부전극을 형성하는 상부전극형성단계와,

하부전극/압전층/상부전극을 형성한 다음 각 체적탄성과 소자별로 기판을 절단하여 분리하는 절단단계 및

절단되어 분리된 각 체적탄성과 소자별로 상기 희생층을 제거하여 빈 공간인 음향학적 반사층을 형성하는 음향반사층형성단계를 포함하는 체적탄성과 소자 제조방법.

【청구항 15】

제14항에 있어서, 상기 절단단계는

하부전극 /압전박막/상부전극으로 이루어지는 압전활성화 기본 구조를 형성한 다음 전체적인 구조를 덮으며 일부에 식각창이 형성되도록 포토레지스트층을 형성하고 노광하는 단계와,

레이저절단이나 쇼윙(sawing)절단의 방법으로 각 체적탄성과 소자별로 기판을 절단하는 단계와,

절단된 소자들에 생긴 찌꺼기나 이물질을 제거하기 위한 세정을 행하고 포토레지스트층을 현상하는 단계로 이루어지는 체적탄성과 소자 제조방법.

【청구항 16】

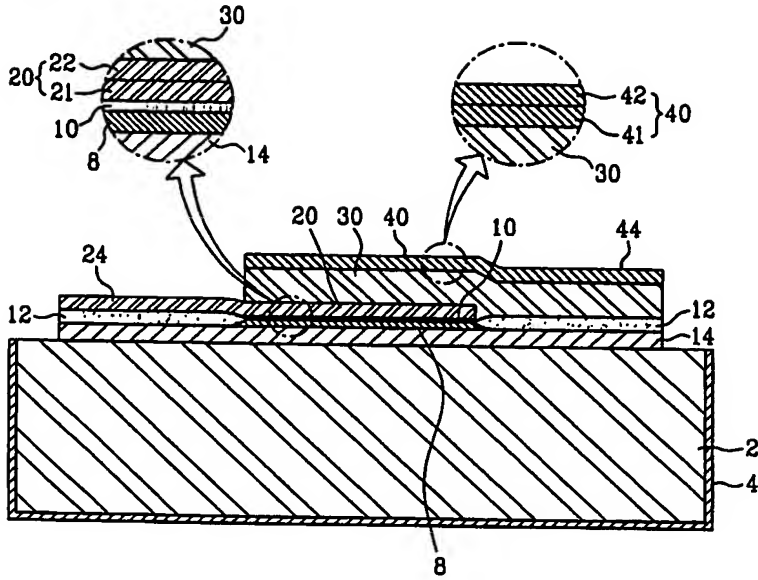
제14항에 있어서, 상기 음향반사층형성단계는

상기 절단단계에서 절단된 각 체적탄성과 소자별로 식각창을 통하여 희생층을 제거하는 단계와,

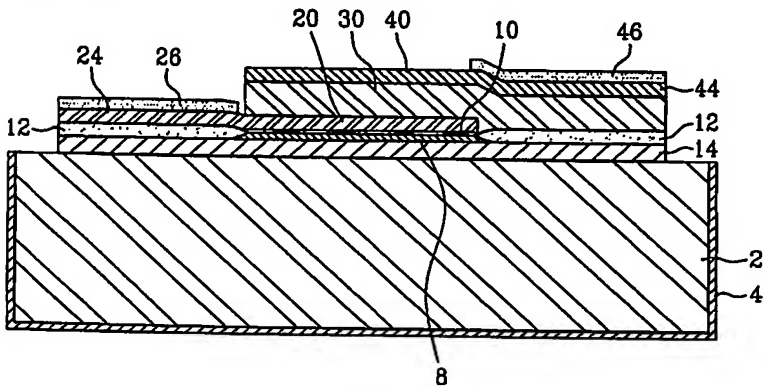
상기 포토레지스트층을 제거하는 단계로 이루어지는 체적탄성과 소자 제조방법.

【도면】

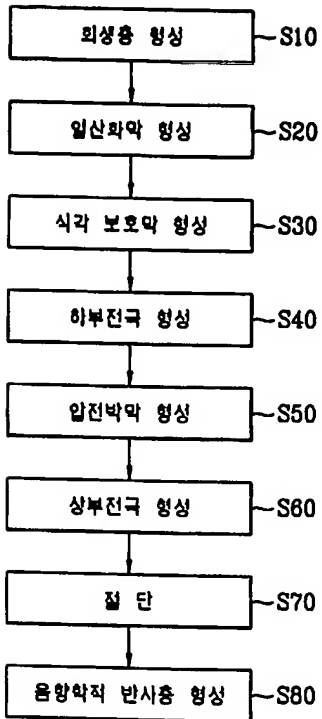
【도 1】



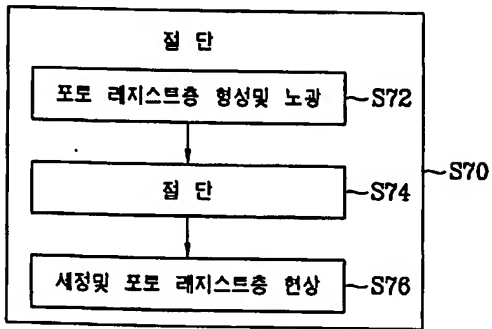
【도 2】



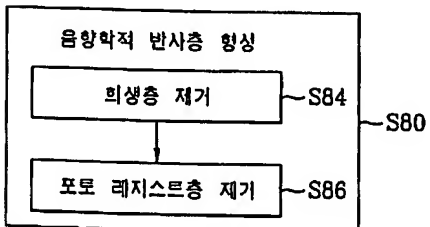
【도 3】



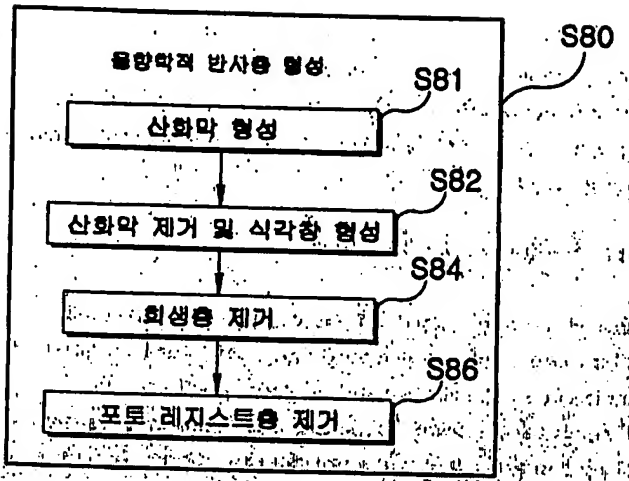
【도 4】



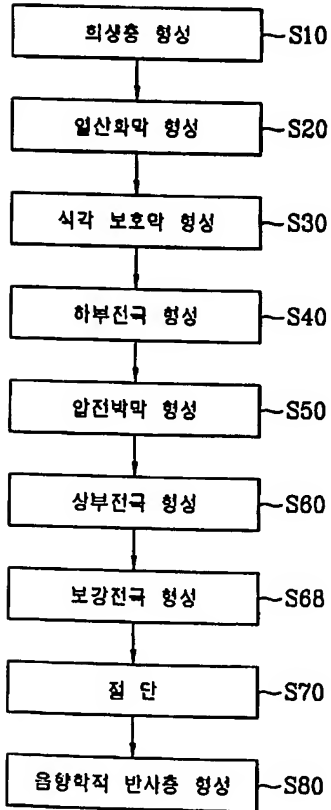
【도 5】



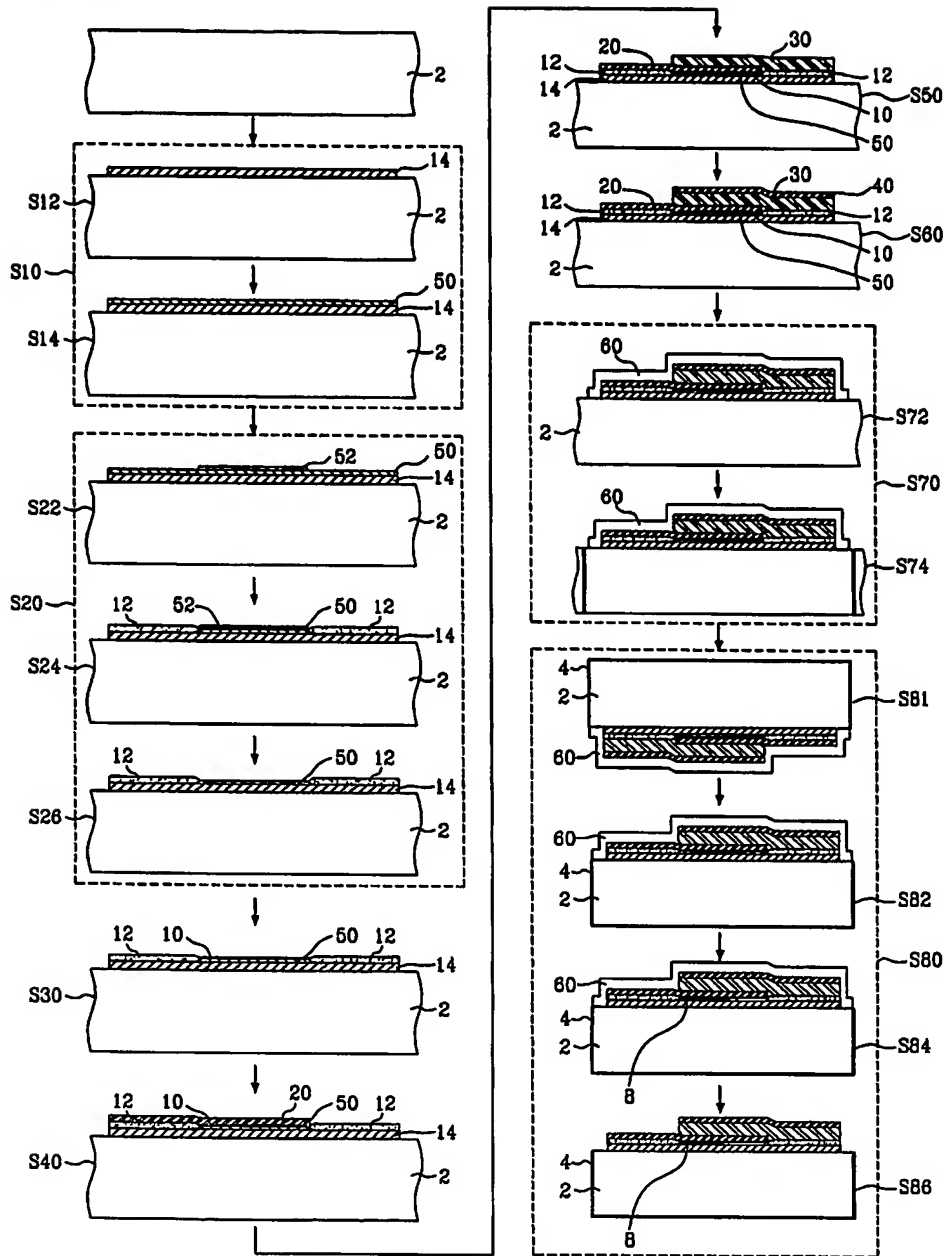
【도 6】



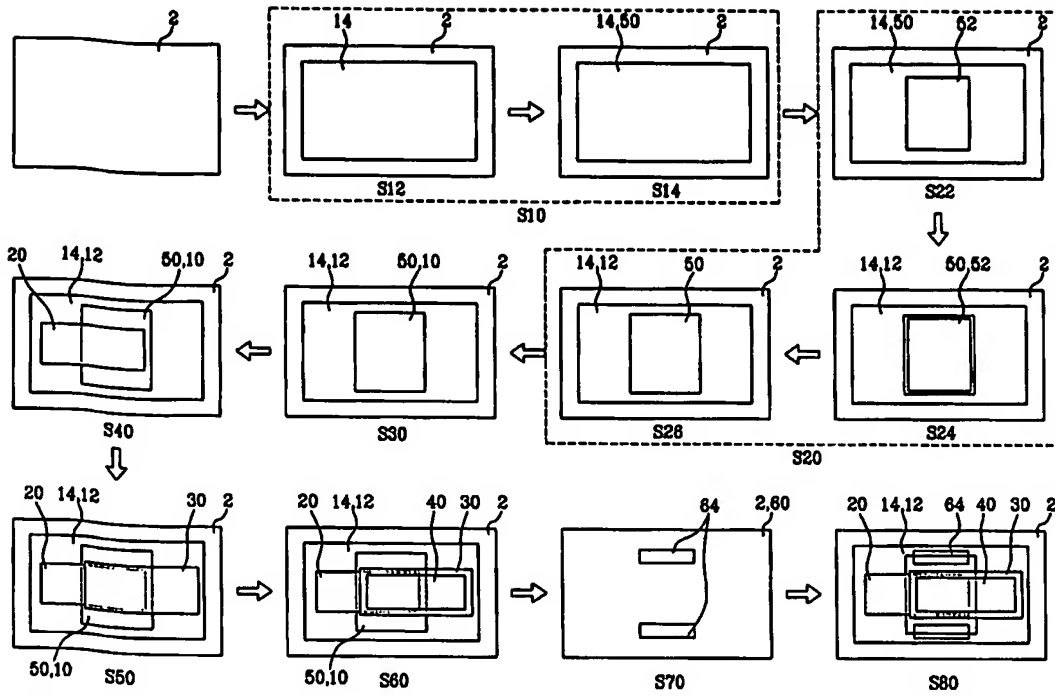
【도 7】



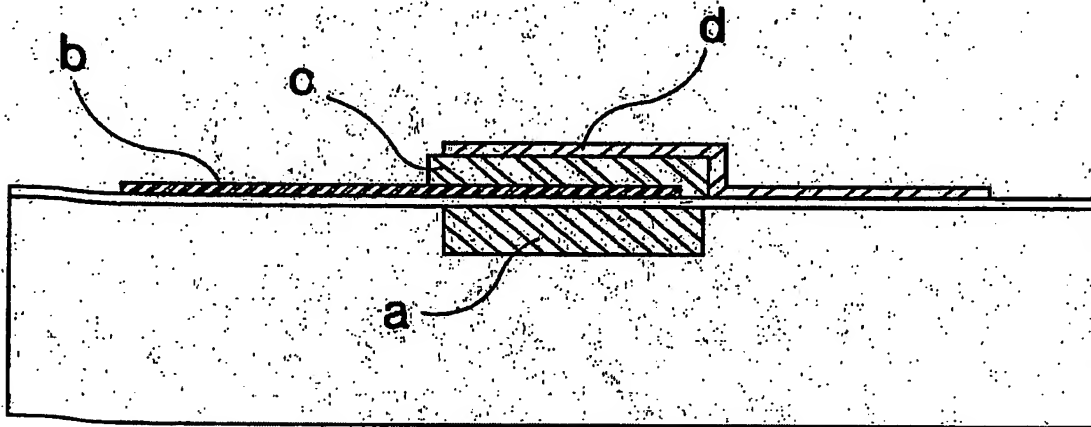
【도 8】



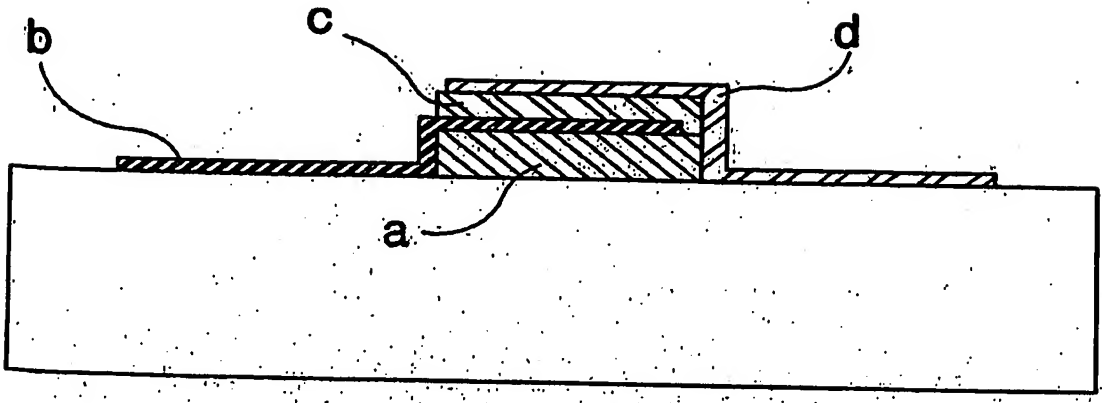
【도 9】



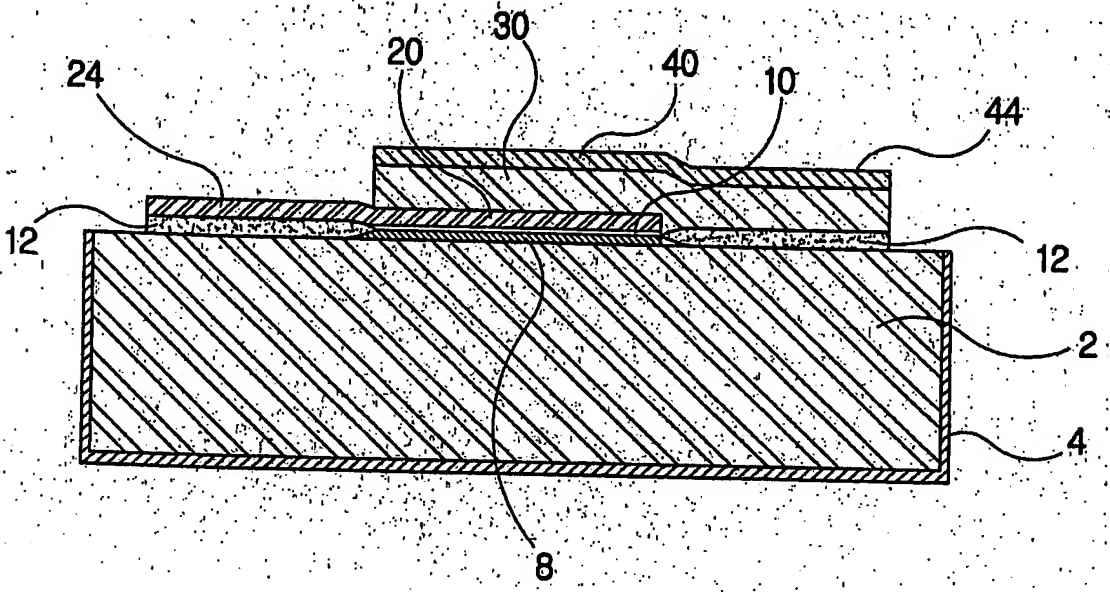
【도 10】



【도 11】



【도 12】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.